

(19) 日本国特許庁(JP)

再公表特許(A1)

(11) 国際公開番号

W02016/092986

発行日 平成29年4月27日 (2017. 4. 27)

(43) 国際公開日 平成28年6月16日 (2016. 6. 16)

(51) Int.Cl.	F I	テーマコード (参考)
<b>A61B 1/04 (2006.01)</b>	A61B 1/04 372	2H040
<b>G02B 23/24 (2006.01)</b>	G02B 23/24 B	4C161
<b>G02B 23/26 (2006.01)</b>	G02B 23/26 C	5C122
<b>H04N 5/225 (2006.01)</b>	H04N 5/225 D	
	H04N 5/225 C	

審査請求 有 予備審査請求 未請求 (全 26 頁)

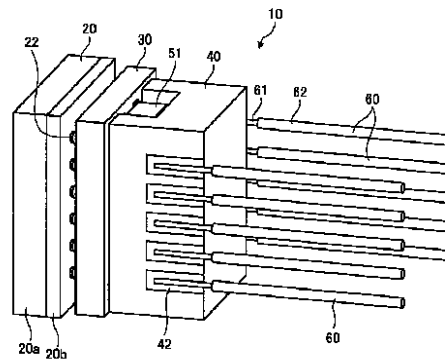
出願番号 特願2016-532144 (P2016-532144)	(71) 出願人 000000376 オリンパス株式会社 東京都八王子市石川町2951番地
(21) 国際出願番号 PCT/JP2015/080964	(74) 代理人 110002147 特許業務法人酒井国際特許事務所
(22) 国際出願日 平成27年11月2日 (2015. 11. 2)	(72) 発明者 本原 寛幸 東京都八王子市石川町2951番地 オリ ンパス株式会社内
(11) 特許番号 特許第6013657号 (P6013657)	(72) 発明者 草野 康弘 東京都八王子市石川町2951番地 オリ ンパス株式会社内
(45) 特許公報発行日 平成28年10月25日 (2016. 10. 25)	Fターム(参考) 2H040 DA12 GA03 4C161 BB02 CC06 DD03 JJ06 LL02 NN01 NN03 SS01 UU03
(31) 優先権主張番号 特願2014-248300 (P2014-248300)	
(32) 優先日 平成26年12月8日 (2014. 12. 8)	
(33) 優先権主張国 日本国(JP)	

最終頁に続く

(54) 【発明の名称】 撮像ユニット、撮像モジュールおよび内視鏡システム

(57) 【要約】

挿入部先端の細径化を図りながら、高画質の画像を得ることのできる撮像ユニット、撮像モジュールおよび内視鏡システムを提供する。本発明における撮像ユニット10は、撮像素子を有し、接続電極21が形成された半導体パッケージ20と、f3面で半導体パッケージ20と接続される回路基板30と、少なくともf5面、f6面、およびf7面に接続電極が形成され、f5面で回路基板30と接続される異形回路基板40と、回路基板30のf4面に実装される電子部品51、52と、異形回路基板40のf6面、f7面の接続電極に接続される複数のケーブル60と、を備え、電子部品51、52は、異形回路基板40のf5面に形成された凹部43内に収容され、回路基板30、異形回路基板40、および複数のケーブル60は、半導体パッケージ20の光軸方向の投影面内に収まることを特徴とする。



**【特許請求の範囲】****【請求項 1】**

撮像素子を有し、裏面に接続電極が形成された半導体パッケージと、  
表面および裏面に接続電極がそれぞれ形成され、表面側の接続電極が前記半導体パッケージの接続電極と電気的および機械的に接続される回路基板と、

少なくとも第 1 の面、第 2 の面、および第 3 の面に接続電極がそれぞれ形成され、前記第 1 の面の接続電極が前記回路基板の接続電極と電気的および機械的に接続される異形回路基板と、

前記回路基板の裏面に実装される電子部品と、

前記異形回路基板の第 2 の面および第 3 の面の接続電極に電気的および機械的に接続される複数のケーブルと、

を備え、

前記電子部品は、前記回路基板の裏面または前記異形回路基板の第 1 の面に形成された凹部内に收容され、

前記回路基板、前記異形回路基板、ならびに前記第 2 の面および前記第 3 の面の接続電極にそれぞれ接続された複数の前記ケーブルは、前記半導体パッケージの光軸方向の投影面内に収まることを特徴とする撮像ユニット。

**【請求項 2】**

前記第 2 の面および前記第 3 の面に形成される接続電極の少なくとも 1 つは、前記ケーブルの導体を收容する溝状をなすことを特徴とする請求項 1 に記載の撮像ユニット。

**【請求項 3】**

前記異形回路基板の第 2 の面および第 3 の面は対向する面であって、前記第 2 の面および前記第 3 の面の各々は、前記撮像素子の光軸方向の基端側で互いに近づく階段状をなし、前記階段部に前記接続電極がそれぞれ形成されることを特徴とする請求項 1 または 2 に記載の撮像ユニット。

**【請求項 4】**

前記接続電極は千鳥格子状に配置され、複数の前記ケーブルのうち外径が大きいケーブルが光軸方向の基端側となる接続電極に接続されることを特徴とする請求項 3 に記載の撮像ユニット。

**【請求項 5】**

前記第 2 の面および前記第 3 の面には、前記接続電極の光軸方向の前後方向に溝部が形成されることを特徴とする請求項 3 または 4 に記載の撮像ユニット。

**【請求項 6】**

前記異形回路基板の第 2 の面および第 3 の面は対向する面であって、前記第 2 の面および前記第 3 の面の各々が、前記撮像素子の光軸方向の基端側で近接するような勾配を有することを特徴とする請求項 1 または 2 に記載の撮像ユニット。

**【請求項 7】**

前記第 2 の面および前記第 3 の面には段差部が設けられ、前記段差部に前記接続電極がそれぞれ配置されることを特徴とする請求項 6 に記載の撮像ユニット。

**【請求項 8】**

前記電子部品は、前記異形回路基板の第 1 の面に形成された凹部内に收容され、前記第 2 の面および前記第 3 の面の接続電極の一部は、光軸方向において前記凹部と重複する位置に形成されることを特徴とする請求項 1 ~ 7 のいずれか一つに記載の撮像ユニット。

**【請求項 9】**

前記電子部品は、前記回路基板の裏面に形成された凹部内に実装され、前記回路基板の裏面の凹部を除く面に前記接続電極が形成されることを特徴とする請求項 1 ~ 7 のいずれか一つに記載の撮像ユニット。

**【請求項 10】**

前記電子部品を実装する実装ランドの光軸方向の投影領域内に、前記半導体パッケージの接続電極の少なくとも一部および前記回路基板の表面の接続電極と裏面の実装ランドと

10

20

30

40

50

を接続するビアが配置されることを特徴とする請求項 1 ~ 9 のいずれか一つに記載の撮像ユニット。

【請求項 1 1】

撮像素子を有し、裏面に接続電極が形成された半導体パッケージと、  
表面および裏面に接続電極がそれぞれ形成され、表面側の接続電極が前記半導体パッケージの接続電極と電気的および機械的に接続される回路基板と、

少なくとも第 1 の面、第 2 の面、および第 3 の面に接続電極がそれぞれ形成され、前記第 1 の面の接続電極が前記回路基板の接続電極と電気的および機械的に接続されるとともに、前記第 2 の面および前記第 3 の面の接続電極には複数のケーブルが電気的および機械的に接続される異形回路基板と、

前記回路基板の裏面に実装される電子部品と、  
を備え、

前記電子部品は、前記回路基板の裏面または前記異形回路基板の第 1 の面に形成された凹部内に収容され、

前記回路基板および前記異形回路基板は、前記半導体パッケージの光軸方向の投影面内に収まることを特徴とする撮像モジュール。

【請求項 1 2】

請求項 1 ~ 1 0 のいずれか一つに記載の撮像ユニットが先端に設けられた挿入部を備えたことを特徴とする内視鏡システム。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、被検体内に挿入される内視鏡の挿入部の先端に設けられて被検体内を撮像する撮像ユニット、撮像モジュールおよび内視鏡システムに関する。

【背景技術】

【0 0 0 2】

従来から、医療分野および工業分野において、各種検査のために内視鏡装置が広く用いられている。このうち、医療用の内視鏡装置は、患者等の被検体の体腔内に、先端に撮像素子が設けられた細長形状をなす可撓性の挿入部を挿入することによって、被検体を切開せずとも体腔内の体内画像を取得でき、さらに、必要に応じて挿入部先端から処置具を突出させて治療処置を行うことができるため、広く用いられている。

【0 0 0 3】

このような内視鏡装置の挿入部先端には、撮像素子と、該撮像素子の駆動回路を構成するコンデンサや IC チップ等の電子部品が実装された回路基板を含む撮像ユニットが嵌め込まれ、撮像ユニットの回路基板には信号ケーブルが半田付けされている。

【0 0 0 4】

近年、ケーブルの信号線の接続作業の簡易化や接続部分の信頼性の向上、または小型化を目的として、撮像素子と接続する回路基板を立体構造とした撮像ユニットが提案されている（例えば、特許文献 1 ~ 5 参照）。

【先行技術文献】

【特許文献】

【0 0 0 5】

【特許文献 1】特開 2 0 0 5 - 2 7 8 7 6 0 号公報

【特許文献 2】特開 2 0 0 6 - 2 2 3 6 2 4 号公報

【特許文献 3】特開 2 0 0 0 - 1 9 9 8 6 3 号公報

【特許文献 4】特開 2 0 1 3 - 1 9 7 5 0 1 号公報

【特許文献 5】特開 2 0 1 4 - 1 1 0 8 4 7 号公報

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 6】

10

20

30

40

50

しかしながら、特許文献 1 ~ 5 では、電子部品が撮像素子と離れた位置、特に撮像素子の中央部付近から離れた位置に実装されるため、インピーダンスが高くなりノイズが発生する。そのため、撮像素子を安定して駆動できない場合が発生し、画質低下の要因となっている。特に撮像素子が高速化した場合に顕著となる。

【 0 0 0 7 】

本発明は、上記に鑑みてなされたものであって、細径化を図りながら、高画質の画像を得ることのできる撮像ユニット、撮像モジュールおよび内視鏡システムを提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 8 】

上述した課題を解決し、目的を達成するために、本発明にかかる撮像ユニットは、撮像素子を有し、裏面に接続電極が形成された半導体パッケージと、表面および裏面に接続電極がそれぞれ形成され、表面側の接続電極が前記半導体パッケージの接続電極と電気的および機械的に接続される回路基板と、少なくとも第 1 の面、第 2 の面、および第 3 の面に接続電極がそれぞれ形成され、前記第 1 の面の接続電極が前記回路基板の接続電極と電気的および機械的に接続される異形回路基板と、前記回路基板の裏面に実装される電子部品と、前記異形回路基板の第 2 の面および第 3 の面の接続電極に電気的および機械的に接続される複数のケーブルと、を備え、前記電子部品は、前記回路基板の裏面または前記異形回路基板の第 1 の面に形成された凹部内に収容され、前記回路基板、前記異形回路基板、ならびに前記第 2 の面および前記第 3 の面の接続電極にそれぞれ接続された複数の前記ケーブルは、前記半導体パッケージの光軸方向の投影面内に収まることを特徴とする。

【 0 0 0 9 】

また、本発明の撮像ユニットは、上記発明において、前記異形回路基板の前記第 2 の面および前記第 3 の面に形成される接続電極の少なくとも 1 つは、前記ケーブルの導体を収容する溝状をなすことを特徴とする。

【 0 0 1 0 】

また、本発明の撮像ユニットは、上記発明において、前記異形回路基板の第 2 の面および第 3 の面は対向する面であって、前記第 2 の面および前記第 3 の面の各々は、前記撮像素子の光軸方向の基端側で互いに近づくような階段状をなし、前記階段部に前記接続電極がそれぞれ形成されることを特徴とする。

【 0 0 1 1 】

また、本発明の撮像ユニットは、上記発明において、前記接続電極は千鳥格子状に配置され、複数の前記ケーブルのうち外径が大きいケーブルが光軸方向の基端側となる接続電極に接続されることを特徴とする。

【 0 0 1 2 】

また、本発明の撮像ユニットは、上記発明において、前記第 2 の面および前記第 3 の面には、前記接続電極の光軸方向の前後方向に溝部が形成されることを特徴とする。

【 0 0 1 3 】

また、本発明の撮像ユニットは、上記発明において、前記異形回路基板の第 2 の面および第 3 の面は対向する面であって、前記第 2 の面および前記第 3 の面の各々は、前記撮像素子の光軸方向の基端側で近接するような勾配を有することを特徴とする。

【 0 0 1 4 】

また、本発明の撮像ユニットは、上記発明において、前記第 2 の面および前記第 3 の面には段差部が設けられ、前記段差部に前記接続電極がそれぞれ配置されることを特徴とする。

【 0 0 1 5 】

また、本発明の撮像ユニットは、上記発明において、前記電子部品は、前記異形回路基板の第 1 の面に形成された凹部内に収容され、前記第 2 の面および前記第 3 の面の接続電極の一部は、光軸方向において前記凹部と重複する位置に形成されることを特徴とする。

【 0 0 1 6 】

10

20

30

40

50

また、本発明の撮像ユニットは、上記発明において、前記電子部品は、前記回路基板の裏面に形成された凹部内に実装され、前記回路基板の裏面の凹部を除く面に前記接続電極が形成されることを特徴とする。

【0017】

また、本発明の撮像ユニットは、上記発明において、前記電子部品が実装される実装ランドの光軸方向の投影領域内に、前記半導体パッケージの接続電極の少なくとも一部および前記回路基板の表面の接続電極と裏面の実装ランドとを接続するビアが配置されることを特徴とする。

【0018】

また、本発明の撮像モジュールは、撮像素子を有し、裏面に接続電極が形成された半導体パッケージと、表面および裏面に接続電極がそれぞれ形成され、表面側の接続電極が前記半導体パッケージの接続電極と電気的および機械的に接続される回路基板と、少なくとも第1の面、第2の面、および第3の面に接続電極がそれぞれ形成され、前記第1の面の接続電極が前記回路基板の接続電極と電気的および機械的に接続されるとともに、前記第2の面および前記第3の面の接続電極には複数のケーブルが電気的および機械的に接続される異形回路基板と、前記回路基板の裏面に実装される電子部品と、を備え、前記電子部品は、前記回路基板の裏面または前記異形回路基板の第1の面に形成された凹部内に収容され、前記回路基板、および前記異形回路基板は、前記半導体パッケージの光軸方向の投影面内に収まることを特徴とする。

10

【0019】

また、本発明の内視鏡システムは、上記のいずれか一つに記載の撮像ユニットが先端に設けられた挿入部を備えたことを特徴とする。

20

【発明の効果】

【0020】

本発明によれば、撮像素子に近接する回路基板を介して、撮像素子の直近に電子部品を配置することにより、撮像素子の高速駆動が可能となり、細径化を図りながら高画質の画像を得ることが可能となる。

【図面の簡単な説明】

【0021】

【図1】図1は、本発明の実施の形態1にかかる内視鏡システムの全体構成を模式的に示す図である。

30

【図2】図2は、図1に示す内視鏡先端部に配置される撮像ユニットの斜視図である。

【図3】図3は、図2に示す撮像ユニットの分解図である。

【図4】図4は、図2の撮像ユニットで使用する異形回路基板の底面側の斜視図である。

【図5】図5は、異形回路基板の変形例1の斜視図である。

【図6】図6は、異形回路基板の変形例2の斜視図である。

【図7】図7は、図3の撮像ユニットの一部断面図である。

【図8】図8は、電子部品と接続電極の配置を説明する断面図である。

【図9】図9は、本発明の実施の形態2にかかる撮像ユニットの斜視図である。

40

【図10】図10は、図9に示す撮像ユニットの分解図である。

【図11】図11は、図9に示す撮像ユニットを基端側から見た図である。

【図12】図12は、本発明の実施の形態2の変形例にかかる撮像ユニットの側面図である。

【図13】図13は、本発明の実施の形態3にかかる撮像ユニットの斜視図である。

【図14】図14は、図13に示す撮像ユニットの分解図である。

【図15】図15は、本発明の実施の形態4にかかる撮像ユニットの斜視図である。

【図16】図16は、図15に示す撮像ユニットの分解図である。

【図17】図17は、図15に示す撮像ユニットを基端側から見た図である。

【図18】図18は、本発明の実施の形態4の変形例にかかる撮像ユニットの斜視図である。

50

【図 19】図 19 は、図 18 に示す撮像ユニットの下方から見た斜視図である。

【図 20】図 20 は、図 18 に示す撮像ユニットの分解図である。

【図 21】図 21 は、図 18 に示す撮像ユニットを基端側から見た図である。

【発明を実施するための形態】

【0022】

以下の説明では、本発明を実施するための形態（以下、「実施の形態」という）として、撮像ユニットを備えた内視鏡システムについて説明する。また、この実施の形態により、この発明が限定されるものではない。さらに、図面の記載において、同一部分には同一の符号を付している。さらにまた、図面は、模式的なものであり、各部材の厚みと幅との関係、各部材の比率等は、現実と異なることに留意する必要がある。また、図面の相互間においても、互いの寸法や比率が異なる部分が含まれている。

10

【0023】

（実施の形態 1）

図 1 は、本発明の実施の形態 1 にかかる内視鏡システムの全体構成を模式的に示す図である。図 1 に示すように、本実施の形態 1 にかかる内視鏡システム 1 は、被検体内に導入され、被検体の体内を撮像して被検体内の画像信号を生成する内視鏡 2 と、内視鏡 2 が撮像した画像信号に所定の画像処理を施すとともに内視鏡システム 1 の各部を制御する情報処理装置 3 と、内視鏡 2 の照明光を生成する光源装置 4 と、情報処理装置 3 による画像処理後の画像信号を画像表示する表示装置 5 と、を備える。

20

【0024】

内視鏡 2 は、被検体内に挿入される挿入部 6 と、挿入部 6 の基端部側であって術者が把持する操作部 7 と、操作部 7 より延伸する可撓性のユニバーサルコード 8 と、を備える。

【0025】

挿入部 6 は、照明ファイバ（ライトガイドケーブル）、電気ケーブルおよび光ファイバ等を用いて実現される。挿入部 6 は、後述する撮像ユニットを内蔵した先端部 6 a と、複数の湾曲駒によって構成された湾曲自在な湾曲部 6 b と、湾曲部 6 b の基端部側に設けられた可撓性を有する可撓管部 6 c と、を有する。先端部 6 a には、照明レンズを介して被検体内を照明する照明部、被検体内を撮像する観察部、処理具用チャンネルを連通する開口部および送気・送水用ノズル（図示せず）が設けられている。

30

【0026】

操作部 7 は、湾曲部 6 b を上下方向および左右方向に湾曲させる湾曲ノブ 7 a と、被検体の体腔内に生体鉗子、レーザメス等の処置具が挿入される処置具挿入部 7 b と、情報処理装置 3、光源装置 4、送気装置、送水装置および送ガス装置等の周辺機器の操作を行う複数のスイッチ部 7 c と、を有する。処置具挿入部 7 b から挿入された処置具は、内部に設けられた処置具用チャンネルを経て挿入部 6 先端の開口部から表出する。

【0027】

ユニバーサルコード 8 は、照明ファイバ、ケーブル等を用いて構成される。ユニバーサルコード 8 は、基端で分岐しており、分岐した一方の端部がコネクタ 8 a であり、他方の基端がコネクタ 8 b である。コネクタ 8 a は、情報処理装置 3 のコネクタに対して着脱自在である。コネクタ 8 b は、光源装置 4 に対して着脱自在である。ユニバーサルコード 8 は、光源装置 4 から出射された照明光を、コネクタ 8 b、および照明ファイバを介して先端部 6 a に伝播する。また、ユニバーサルコード 8 は、後述する撮像ユニットが撮像した画像信号を、ケーブルおよびコネクタ 8 a を介して情報処理装置 3 に伝送する。

40

【0028】

情報処理装置 3 は、コネクタ 8 a から出力される画像信号に所定の画像処理を施すとともに、内視鏡システム 1 全体を制御する。

【0029】

光源装置 4 は、光を発する光源や、集光レンズ等を用いて構成される。光源装置 4 は、情報処理装置 3 の制御のもと、光源から光を発し、コネクタ 8 b およびユニバーサルコード 8 の照明ファイバを介して接続された内視鏡 2 へ、被写体である被検体内に対する照明

50

光として供給する。

【0030】

表示装置5は、液晶または有機EL(Electro Luminescence)を用いた表示ディスプレイ等を用いて構成される。表示装置5は、映像ケーブル5aを介して情報処理装置3によって所定の画像処理が施された画像を含む各種情報を表示する。これにより、術者は、表示装置5が表示する画像(体内画像)を見ながら内視鏡2を操作することにより、被検体内の所望の位置の観察および性状を判定することができる。

【0031】

次に、内視鏡システム1で使用する撮像ユニットについて詳細に説明する。図2は、図1に示す内視鏡先端部に配置される撮像ユニットの斜視図である。図3は、図2に示す撮像ユニットの分解図である。図4は、図2の撮像ユニットで使用する異形回路基板の底面側の斜視図である。

10

【0032】

撮像ユニット10は、撮像素子を有し、裏面であるf2面に接続電極21が形成された半導体パッケージ20と、表面であるf3面および裏面であるf4面に接続電極がそれぞれ形成され(f3面の接続電極は図示しない。33はf4面の接続電極)、f3面の接続電極が半導体パッケージ20の接続電極21と電気的および機械的に接続される第1の回路基板30と、第1の面であるf5面、第2の面であるf6面、および第3の面であるf7面に、接続電極41および42がそれぞれ形成され、第1の面であるf5面の接続電極41が回路基板30の接続電極33と電気的および機械的に接続される異形回路基板40と、回路基板30の裏面であるf4面に実装される電子部品51、52と、異形回路基板40の第2の面であるf6面および第3の面であるf7面の接続電極42に電気的および機械的に接続される複数のケーブル60と、を備える。

20

【0033】

実施の形態1において、電子部品51および52は、異形回路基板40のf5面に形成された凹部43内に收容され、回路基板30、異形回路基板40、ならびにf6面およびf7面の接続電極42にそれぞれ接続された複数のケーブル60は、半導体パッケージ20の光軸方向の投影面内に収まる大きさである。

【0034】

半導体パッケージ20は、ガラス20aが撮像素子20bに貼り付けられた構造となっている。レンズユニットが集光した光はガラス20aの表面であるf1面を介して、受光部を備える撮像素子20bのf0面(受光面)に入射する。撮像素子20bのf2面(裏面)には接続電極21、および、はんだ等からなる bumps 22が形成されている。半導体パッケージ20は、ウエハ状態の撮像素子チップに、配線、電極形成、樹脂封止、およびダイシングをして、最終的に撮像素子チップの大きさがそのまま半導体パッケージの大きさとなるCSP(Chip size package)であることが好ましい。

30

【0035】

回路基板30は、配線が形成された複数の基板が積層されて板状をなしている(f3面およびf4面に平行な基板が複数積層)。積層される基板は、セラミックス基板、ガラエポ基板、フレキシブル基板、ガラス基板、シリコン基板等が用いられる。回路基板30の内部には、積層される基板上の配線を導通させる複数のビア32が形成されている(図7参照)。また、回路基板30のf4面には、電子部品51および52を実装する実装ランド35が設けられ、f4面の接続電極33および実装ランド35と、f3面の接続電極とは、ビア32で接続される。電子部品51および52としては、コンデンサ、抵抗、コイル等の受動部品、ドライバIC、波形成形回路IC、水晶発振器、VCSEL、PD等の能動部品が例示される。実施の形態1では、図3に示すように、3つの電子部品51と1つの電子部品52が実装されているが、実装される電子部品51、52の種類および個数はこれに限定されるものではない。

40

【0036】

回路基板30のf3面には図示しない接続電極が形成され、半導体パッケージ20の接

50

続電極 2 1 と bumps 2 2 を介して電氣的、および機械的に接続されている。f 3 面の接続電極と f 2 面の接続電極 2 1 との接続部は、封止樹脂 2 3 により封止されている（図 7 参照）。

#### 【 0 0 3 7 】

異形回路基板 4 0 は、セラミックス基板、ガラエポ基板、ガラス基板、シリコン基板等からなり、配線が形成された複数の基板が積層されて異形をなしている（f 5 面および f 8 面に平行な基板が複数積層）。異形回路基板 4 0 の f 5 面には、図 4 に示すように、凹部 4 3 が形成され、凹部 4 3 は f 9 面から f 1 0 面まで貫通している。凹部 4 3 は、回路基板 3 0 の f 4 面に実装された電子部品 5 1 および 5 2 を収容する大きさである。本実施の形態 1 では、半導体パッケージ 2 0 の裏面である f 2 面と回路基板 3 0 の f 3 面を接続し、回路基板 3 0 の中央付近に電子部品 5 1 および 5 2 を実装することにより、撮像素子と電子部品との距離を短くできるため、インピーダンスを小さくでき、撮像素子の安定的な駆動が可能となることで高画質の画像を得ることができる。また、異形回路基板 4 0 の f 5 面に凹部 4 3 を設け、電子部品 5 1 および 5 2 を収容するので、硬質部長（撮像ユニット 1 0 の光軸方向の硬質部分の長さ）を短くすることができる。なお、異形回路基板 4 0 の凹部 4 3 は、図 4 に示すものに限定されるものではなく、図 5 に示すように、一面（f 9 面）のみに開口を有する凹部 4 3 A や、図 6 に示すように、f 5 面以外に開口を有しない凹部 4 3 B のような形状であってもよい。また、実施の形態 1 では、凹部 4 3 は、f 9 面と f 1 0 面に開口するが、接続電極 4 2 が形成される f 6 面および f 7 面に開口する物であってもよい。凹部 4 3 の形状は、電子部品 5 1 および 5 2 の形状や実装位置等により適宜選択すればよい。

10

20

#### 【 0 0 3 8 】

また、撮像ユニット 1 0 において、電子部品 5 1 または 5 2 の実装ランド 3 5 の光軸方向の投影面内に、半導体パッケージ 2 0 の接続電極 2 1 の少なくとも一部および回路基板 3 0 の f 3 面の接続電極 3 1 と実装ランド 3 5 を接続するビア 3 2 が配置されている。図 7 は、図 3 の撮像ユニットの一部断面図である。図 7 に示すように、電子部品 5 1 の実装ランド 3 5 の光軸方向の投影領域 3 8 内には半導体パッケージ 2 0 の接続電極 2 1 が配置されている。また、回路基板 3 0 の f 3 面の接続電極 3 1 と実装ランド 3 5 を接続するビア 3 2 が配置されている。実施の形態 1 において、直線状のビア 3 2 および接続電極 2 1 を介して、電子部品 5 1 は半導体パッケージ 2 0 内の撮像素子と直線的に接続されるため、撮像素子と電子部品 5 1 との間のインピーダンスを小さくでき、ノイズを低減できる。なお、投影領域 3 8 内に配置されるビア 3 2 は、図 8 に示すような構造であってもよい。図 8 では、電子部品 5 1 の実装ランド 3 5 の光軸方向の投影領域 3 8 A 内に複数のビア 3 2 A が配置されている。実装ランド 3 5 の直下の第 1 層と次の第 2 層にはそれぞれ 2 つのビア 3 2 A - 1、3 2 A - 2 が配置され、最終層で 1 つのビア 3 2 A - 3 に導通された後、接続電極 3 1 に接続されている。またこのとき、電子部品 5 1 の実装ランド 3 5 の光軸方向の投影領域 3 8 A 内に半導体パッケージ 2 0 の接続電極 2 1 が配置されている。図 8 の構造では、複数のビア 3 2 A が配置されるため、ビアが 1 本の場合と比較してインピーダンスを小さくでき、ノイズを低減できる。

30

#### 【 0 0 3 9 】

異形回路基板 4 0 の f 5 面の凹部 4 3 以外の残りの部分には接続電極 4 1 が形成され、回路基板 3 0 の接続電極 3 3 と、はんだによる接合や、超音波を用いた Au - Au 接合等で、接続されている。なお、回路基板 3 0 と異形回路基板 4 0 の接続部、および電子部品 5 1 および 5 2 が収容された凹部 4 3 内は、図示しない封止樹脂により封止される。

40

#### 【 0 0 4 0 】

異形回路基板 4 0 の第 2 の面である f 6 面および第 3 の面である f 7 面には、ケーブル 6 0 を接続する接続電極 4 2 が設けられている。ケーブル 6 0 は、一端部の絶縁性の外皮 6 2 が剥離され、露出した導体 6 1 が図示しないはんだにより接続電極 4 2 に電氣的および機械的に接続される。第 2 の面である f 6 面と第 3 の面である f 7 面は対向する面であり、対向する面に接続電極 4 2 を設けることにより、ケーブル 6 0 の接続が容易となる。

50

実施の形態 1 では、f 6 面と f 7 面に接続電極 4 2 を形成するが、f 9 面と f 1 0 面に接続電極 4 2 を形成してもよい。

【 0 0 4 1 】

実施の形態 1 では、電子部品 5 1、5 2 およびケーブル 6 0 を実装する基板を、回路基板 3 0 および異形回路基板 4 0 に分割し、撮像素子に近接する回路基板 3 0 の中央付近に電子部品 5 1、5 2 を実装するので、撮像素子と電子部品 5 1、5 2 とのインピーダンスを低下することができる。また、撮像素子の各端子において、撮像素子中央付近の端子であっても、撮像素子外周の端子であっても、状況に応じて電子部品 5 1、5 2 の端子を近接できる自由度を有する。また、電子部品 5 1、5 2 は、回路基板の裏面に実装し、異形回路基板 4 0 の表面 ( f 5 面 ) に形成した凹部 4 3 に収容することで、電子部品 5 1、5 2 の配置構成をより簡易かつ安価に変更することができる。

10

【 0 0 4 2 】

また、回路基板 3 0、異形回路基板 4 0、およびケーブル 6 0 は、半導体パッケージ 2 0 の光軸方向の投影面内に収まる大きさとしているので、撮像ユニット 1 0 の細径化が可能であるとともに、回路基板 3 0、異形回路基板 4 0 は、ファインピッチな配線形成が可能な、積層する基板面と平行な面、f 3 面、f 4 面、f 5 面で、半導体パッケージ 2 0 との接続や、回路基板 3 0 と異形回路基板 4 0 との接続を行うため、小型化、かつ信頼性の高い撮像ユニット 1 0 を得ることができる。

【 0 0 4 3 】

( 実施の形態 2 )

実施の形態 2 にかかる撮像ユニットにおいて、異形回路基板の第 2 の面および第 3 の面は半導体パッケージの光軸方向の基端側で近接するような階段状をなしている。図 9 は、本発明の実施の形態 2 にかかる撮像ユニットの斜視図である。図 1 0 は、図 9 に示す撮像ユニットの分解図である。図 1 1 は、図 9 に示す撮像ユニットを基端側から見た図である。

20

【 0 0 4 4 】

実施の形態 2 にかかる撮像ユニット 1 0 0 では、図 9 ~ 1 1 に示すように、異形回路基板 1 4 0 の第 2 の面である f 6 面および第 3 の面である f 7 面が、半導体パッケージ 2 0 の光軸方向の基端側で近接するような階段状、すなわち、f 6 面および f 7 面には、階段部 S 1、S 2、および S 3 が形成されている。

30

【 0 0 4 5 】

f 6 面の階段部 S 2 および S 3 には、接続電極 4 2 a、4 2 b、4 2 c、4 2 d、4 2 e、および 4 2 f が形成され、接続電極 4 2 a、4 2 b、4 2 c、4 2 d、4 2 e、および 4 2 f は、千鳥格子状 ( ジグザグ状 ) に配置されている。また、f 7 面の階段部 S 2 および S 3 には、接続電極 4 2 g、4 2 h、4 2 i、4 2 j、4 2 k、および 4 2 m が形成され、接続電極 4 2 g、4 2 h、4 2 i、4 2 j、4 2 k、および 4 2 m は、千鳥格子状 ( ジグザグ状 ) に配置されている。接続電極 4 2 a、4 2 b、4 2 c、4 2 d、4 2 e、および 4 2 f には、ケーブル 6 0 a、6 0 b、6 0 c、6 0 d、6 0 e、および 6 0 f がそれぞれ接続され、接続電極 4 2 g、4 2 h、4 2 i、4 2 j、4 2 k、および 4 2 m には、ケーブル 6 0 g、6 0 h、6 0 i、6 0 j、6 0 k、および 6 0 m がそれぞれ接続されている。

40

【 0 0 4 6 】

接続電極 4 2 e および 4 2 k は、異形回路基板 1 4 0 を割り貫いた溝状をなす。溝状の接続電極 4 2 e および 4 2 k には、ケーブル 6 0 e および 6 0 k の導体が収容される。接続電極 4 2 e および 4 2 k を溝状とし、ケーブル 6 0 e および 6 0 k の導体を収容させて接続することにより、ケーブル 6 0 e および 6 0 k が大径である場合でも、ケーブルを半導体パッケージ 2 0 の光軸方向の投影面内に収めることができ、撮像ユニット 1 0 0 の細径化が可能となる。また、接続電極 4 2 e および 4 2 k を溝状とすることにより、異形回路基板 1 4 0 を構成する積層された基板内層で、ケーブル接続用のはんだがアンカーされるため、ケーブルの接続強度が向上し、大径のケーブルでもケーブル外れが発生しにくい

50

。

## 【0047】

ケーブル60a~60mは外径が異なるケーブルであるが、ケーブル60a~60mの中で外径が最も大きい60eおよび60kは、光軸方向の基端側である階段部S3に設けられた接続電極42eおよび42kに接続される。第2の面であるf6面および第3の面であるf7面は、半導体パッケージ20の光軸方向の基端側で近接、すなわち階段部S1より基端側の階段部S2の幅R2は階段部S1の幅R1より狭く、階段部S2より基端側の階段部S3の幅R3は、階段部S2の幅R2より狭い。したがって、外径が最も大きい60eおよび60kを、最も幅が狭い階段部S3の接続電極に接続することにより、ケーブルを半導体パッケージ20の光軸方向の投影面内に収めることができ、撮像ユニット100の細径化が可能となる。また、階段部S1およびS2の側面は、階段部S2およびS3に接続されるケーブル60a~60mの位置決め部としても機能する。

10

## 【0048】

また、階段部S2とS3との間、換言すれば、接続電極42a、42c、および42eと、接続電極42b、42d、および42fとの間、および接続電極42g、42i、および42kと、接続電極42h、42j、および42mとの間に溝部44が設けられている。さらに、接続電極42a、42c、および42eの光軸方向の基端側、ならびに接続電極42g、42i、および42kの光軸方向の基端側に溝部45が設けられている。溝部44および45を設けることにより、ケーブルを接続電極に接続する際のはんだ流れを防止でき、ショート等のリスクを低減できる。また、溝部44にアルミナコートすることにより、はんだ流れをより防止することができる。

20

## 【0049】

また、異形回路基板140のf8面には、実装ランド47が設けられ、電子部品53および54が実装されている。電子部品は回路基板30に実装されることが好ましいが、実装する電子部品数が多い場合はf8面に実装することができる。例えば、撮像素子と近接させてインピーダンスを抑えたいデカップリングコンデンサ等は回路基板30に実装し、撮像素子と近接させてインピーダンスを抑える必要のないカップリングコンデンサ等はf8面に実装することができる。

## 【0050】

実施の形態2では、異形回路基板140の第2の面および第3の面を、半導体パッケージ20の光軸方向の基端側で近接するような階段状としているため、太径のケーブル60eおよび60k等を使用する場合でも、基端側の階段部S3にケーブル60eおよび60kを接続すれば、ケーブル60eおよび60kを半導体パッケージ20の光軸方向の投影面内に収めることができ、撮像ユニット100の細径化が可能となる。

30

## 【0051】

なお、実施の形態2では、階段部S2に配置される接続電極42b、42d、および42f、ならびに接続電極42h、42j、および42mは、凹部43の底面より基端側に形成されるが、接続電極42b、42d、42f、42h、42j、および42mは、光軸方向において凹部43と重複する位置に形成されていてもよい。図12は、本発明の実施の形態2の変形例にかかる撮像ユニットの側面図である。図12においては、ケーブル60aおよび60gのみ示している。

40

## 【0052】

図12(b)に示すように、変形例にかかる撮像ユニット100Aにおいて、階段部S1の光軸方向の長さh1を短くすることにより、階段部S2に配置される接続電極42b、42d、42f、42h、42j、および42mの一部は、光軸方向において凹部43と重複する位置に形成されている。これにより、変形例における接続電極42b、42d、42f、42h、42j、および42mの配置位置は、図12(a)に示す実施の形態2よりもh2だけf5面方向に移動でき、撮像ユニット100Aの硬質部長もh2分短くすることができる。

## 【0053】

50

(実施の形態3)

実施の形態3にかかる撮像ユニットにおいて、電子部品は回路基板に形成された凹部内に実装される。図13は、本発明の実施の形態3にかかる撮像ユニットの斜視図である。図14は、図13に示す撮像ユニットの分解図である。

【0054】

実施の形態3にかかる撮像ユニット110では、図13および図14に示すように、回路基板130の裏面であるf4面に凹部36が設けられている。電子部品51は、凹部36内の実装ランド35に実装される。

【0055】

半導体パッケージ120は、裏面であるf2面に接続電極21、および、はんだ等からなる bumps 22が配置され、回路基板130の表面であるf3面に形成された、図示しない接続電極と接続される。回路基板130の凹部36を除くf4面には接続電極33が設けられ、異形回路基板141のf5面に形成された図示しない接続電極と接続される。

【0056】

異形回路基板141は、f9面とf10面に階段部S1、S2、S3、およびS4が設けられる。実施の形態3において、f9面が第2の面、f10面が第3の面となる。f9面とf10面は半導体パッケージ120の光軸方向の基端側で互いに近づくように階段部S1～S4が設けられる。

【0057】

f9面の階段部S2には接続電極142aおよび142b、階段部S3には接続電極142cおよび142d、階段部S4には接続電極142eおよび142fが配置されている。f10面の階段部S2には図示しない接続電極142gおよび142h、階段部S3には図示しない接続電極142iおよび142j、階段部S4には図示しない接続電極142kおよび142mが配置されている。

【0058】

また、接続電極142a、142b、142c、142d、142eおよび142fには、ケーブル63a、63b、63c、63d、63eおよび64fがそれぞれ接続され、接続電極142g、142h、142i、142j、142kおよび142mには、ケーブル63g、63h、63i、63j、63kおよび63mがそれぞれ接続される。

【0059】

階段部S2とS3との間、および階段部S3とS4との間、換言すれば、接続電極142aおよび142bと接続電極142cおよび142dとの間、接続電極142cおよび142dと接続電極142eおよび142fとの間、接続電極142gおよび142hと接続電極142iおよび142jとの間、接続電極142iおよび142jと接続電極142kおよび142mとの間に、溝部44が設けられている。さらに、接続電極142eおよび142fの光軸方向の基端側、ならびに接続電極142kおよび142mの光軸方向の基端側に溝部45が設けられている。溝部44および45を設けることにより、ケーブルを接続電極に接続する際のはんだ流れを防止でき、ショート等のリスクを低減できる。

【0060】

実施の形態3では、回路基板130の裏面(f4面)に凹部36を形成し、凹部36内に電子部品51等を実装する。実施の形態3では、撮像素子に近接する回路基板130の中央付近に電子部品51等を実装するので、撮像素子と電子部品51等とのインピーダンスを低下することができる。また、電子部品51等は、回路基板130の凹部36に実装されるため、電子部品51等の配置構成をより簡易かつ安価に変更することができる。またさらに、異形回路基板141に凹部を形成する場合には基板が高価になるが、実施の形態3では異形回路基板141に凹部を形成する必要がないため、安価な撮像ユニットを提供できる。またさらに、回路基板130に凹部36を形成した場合には半導体パッケージ20にかかる応力を低減させることができるため、信頼性の高い撮像ユニットを提供できる。

10

20

30

40

50

## 【0061】

(実施の形態4)

実施の形態4にかかる撮像ユニットにおいて、異形回路基板の第2の面および第3の面の各々は、半導体パッケージの光軸方向の基端側で近接するような勾配を有する。図15は、本発明の実施の形態4にかかる撮像ユニットの斜視図である。図16は、図15に示す撮像ユニットの分解図である。図17は、図15に示す撮像ユニットを基端側から見た図である。

## 【0062】

実施の形態4にかかる撮像ユニット200では、図15～17に示すように、異形回路基板240の第2の面であるf9面および第3の面であるf10面が、半導体パッケージ20の光軸方向の基端側で近接するような勾配を有している。実施の形態4において、異形回路基板240は、射出成形により立体配線が形成されたMID(Molded Interconnect Device)基板である。本実施の形態4では、異形回路基板240としてMID基板を使用するため、簡易かつ安価に製造可能となる。MID基板の基材としては、液晶ポリマー、ポリアミド、ポリカーボネート等が例示される。

## 【0063】

回路基板230の裏面であるf4面には、接続電極33a、33b、33c、33e、33f、33g、33h、33i、33j、33kおよび33mが設けられるとともに、電子部品55および56を実装する実装ランドが設けられている。

## 【0064】

異形回路基板240のf5面には、凹部243と、図示しない接続電極241a、241b、241c、241e、241f、241g、241h、241i、241j、241kおよび241mが形成され、回路基板230の接続電極33a、33b、33c、33e、33f、33g、33h、33i、33j、33kおよび33mとそれぞれ接続される。

## 【0065】

異形回路基板240のf9面とf10面は、半導体パッケージ20の光軸方向の基端側で近接するような勾配、好ましくは、f9面およびf10面を延長した際、二等辺三角形を形成するような勾配を有している。また、f9面およびf10面には、段差部S1、S2が設けられ、f9面およびf10面全体に接続電極242a、242b、242c、242d、242e、242f、242g、242h、242i、242j、242kおよび242mが配置されている。また、f8面には、接続電極242c、242d、および242jと接続されるグランドパターン46が形成されている。

## 【0066】

接続電極242a、242b、242e、242f、242g、242h、242i、242j、242kおよび242mは、f5面の接続電極241a、241b、241e、241f、241g、241h、241i、241j、241kおよび241mからf9面またはf10面にそれぞれ延長されたものであり、接続電極242cおよび242dは、接続電極241cがf9面の段差部S2で分岐されたものである。

## 【0067】

ケーブル64a、64b、64c、64d、64e、64f、64g、64h、64i、64j、64kおよび64mは、段差部S2において接続電極242a、242b、242c、242d、242e、242f、242g、242h、242i、242j、242kおよび242mにそれぞれ接続される。

## 【0068】

ケーブル64a～64mは、複数のケーブルが束ねられて外皮シールドおよび外皮で覆われた複合ケーブルを構成するケーブルであり、接続電極に接続する際、複合ケーブルの一端部の外皮シールドおよび外皮を剥離した後、個々のケーブル64a～64mにばらして接続される。本実施の形態4では、f9面およびf10面が光軸方向の基端側で近接するような勾配を有しているため、水平である場合より、ケーブル64a～64mの接続電

10

20

30

40

50

極 2 4 2 a ~ 2 4 2 m への接続を容易に行うことができる（ケーブル 6 4 a ~ 6 4 m の接続用治具へのセットが容易）。また、ケーブル 6 4 a ~ 6 4 m は、f 9 面および f 1 0 面に沿うように配設されるため、外皮シールドから露出するケーブル 6 4 a ~ 6 4 m が短くなり、外部からの影響を低減することができる。

【 0 0 6 9 】

また、図示しない f 5 面の接続電極 2 4 1 a、2 4 1 b、2 4 1 c、2 4 1 e、2 4 1 f、2 4 1 g、2 4 1 h、2 4 1 i、2 4 1 j、2 4 1 k および 2 4 1 m は、f 5 面の端部まで形成され、f 9 面または f 1 0 面の接続電極 2 4 2 a、2 4 2 b、2 4 2 c、2 4 2 d、2 4 2 e、2 4 2 f、2 4 2 g、2 4 2 h、2 4 2 i、2 4 2 j、2 4 2 k および 2 4 2 m となるため、接続電極 3 3 a、3 3 b、3 3 c、3 3 e、3 3 f、3 3 g、3 3 h、3 3 i、3 3 j、3 3 k および 3 3 m とそれぞれ接続される際、はんだフィレットが形成され、回路基板 2 3 0 と異形回路基板 2 4 0 との間の接続強度を向上することができる。

10

【 0 0 7 0 】

なお、異形回路基板の第 2 の面または第 3 の面には、ケーブルだけでなく、電子部品を実装することも可能である。図 1 8 は、本発明の実施の形態 4 の変形例にかかる撮像ユニットの斜視図である。図 1 9 は、図 1 8 に示す撮像ユニットの下方から見た斜視図である。図 2 0 は、図 1 8 に示す撮像ユニットの分解図である。図 2 1 は、図 1 8 に示す撮像ユニットを基端側から見た図である。

【 0 0 7 1 】

実施の形態 4 の変形例にかかる撮像ユニット 2 0 0 A では、第 3 の面である f 1 0 面に電子部品 1 6 0 を実装している。

20

【 0 0 7 2 】

回路基板 2 3 0 A の裏面である f 4 面には、接続電極 2 3 3 a、2 3 3 b、2 3 3 c、2 3 3 d、2 3 3 g、2 3 3 h、2 3 3 i、2 3 3 j、2 3 3 k が設けられるとともに、電子部品 5 7 および 5 8 を実装する実装ランドが設けられている。

【 0 0 7 3 】

異形回路基板 2 4 0 A の f 5 面には、凹部 2 4 3 と、図示しない接続電極 2 4 5 a、2 4 5 b、2 4 5 c、2 4 5 d、2 4 5 g、2 4 5 h、2 4 5 i、2 4 5 j、2 4 1 k が形成され、回路基板 2 3 0 A の接続電極 2 3 3 a、2 3 3 b、2 3 3 c、2 3 3 d、2 3 3 g、2 3 3 h、2 3 3 i、2 3 3 j、2 3 3 k とそれぞれ接続される。

30

【 0 0 7 4 】

異形回路基板 2 4 0 A の f 9 面と f 1 0 面は、半導体パッケージ 1 2 0 の光軸方向の基端側で近接するような勾配を有するとともに、段差部 S 1、S 2 および S 3 が設けられる。また、f 9 面および f 1 0 面全体に接続電極 2 4 4 a、2 4 4 b、2 4 4 c、2 4 4 d、2 4 4 g、2 4 4 h、2 4 4 i、2 4 4 j、2 4 4 k が配置されている。また、f 9 面の段差部 S 3 に接続電極 2 4 4 e が形成されている。

【 0 0 7 5 】

接続電極 2 4 4 a、2 4 4 b、2 4 4 c、2 4 4 d、2 4 4 g、2 4 4 h、2 4 4 i、2 4 4 j、2 4 4 k は、f 5 面の接続電極 2 4 5 a、2 4 5 b、2 4 5 c、2 4 5 d、2 4 5 g、2 4 5 h、2 4 5 i、2 4 5 j、2 4 5 k から f 9 面または f 1 0 面にそれぞれ延長されたものである。

40

【 0 0 7 6 】

ケーブル 6 5 a、6 5 b、6 5 d、6 5 e、6 5 g、6 5 h、6 5 i、6 5 j、および 6 5 k は、段差部 S 2 または S 3 において接続電極 2 4 4 a、2 4 4 b、2 4 4 d、2 4 4 e、2 4 4 g、2 4 4 h、2 4 4 i、2 4 4 j、2 4 4 k にそれぞれ接続される。ケーブル 6 5 c - 1、6 5 c - 2 は、接続電極 2 4 4 c の段差部 S 2、S 3 にそれぞれ接続される。

【 0 0 7 7 】

変形例では、実施の形態 4 と同様の効果を得ることができるとともに、電子部品の実装

50

位置も適宜選択可能である。

【産業上の利用可能性】

【0078】

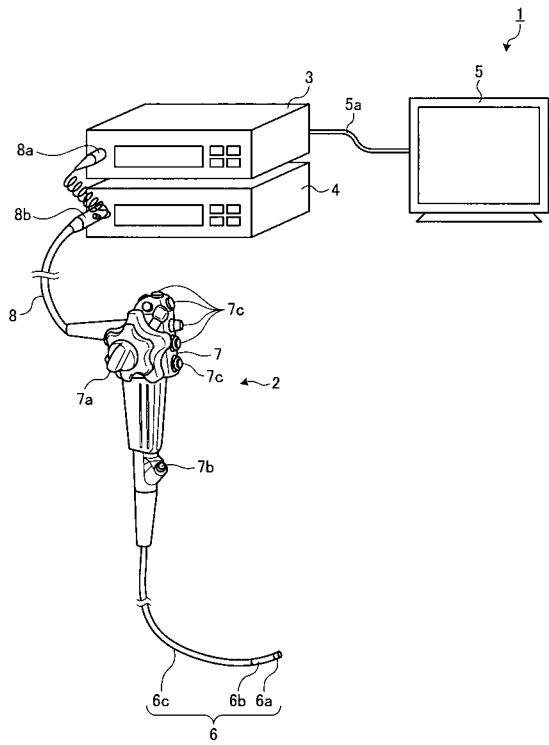
本発明の撮像ユニット、および撮像モジュールは、高画質な画像、および先端部の細径化が要求される内視鏡システムに有用である。

【符号の説明】

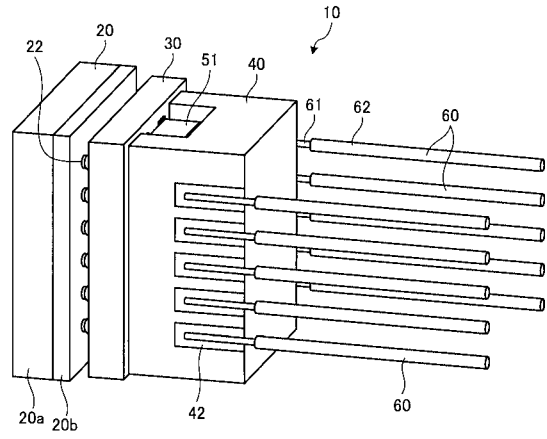
【0079】

- |                             |           |    |
|-----------------------------|-----------|----|
| 1                           | 内視鏡システム   |    |
| 2                           | 内視鏡       |    |
| 3                           | 情報処理装置    | 10 |
| 4                           | 光源装置      |    |
| 5                           | 表示装置      |    |
| 6                           | 挿入部       |    |
| 6 a                         | 先端部       |    |
| 6 b                         | 湾曲部       |    |
| 6 c                         | 可撓管部      |    |
| 7                           | 操作部       |    |
| 7 a                         | 湾曲ノブ      |    |
| 7 b                         | 処置具挿入部    |    |
| 7 c                         | スイッチ部     | 20 |
| 8                           | ユニバーサルコード |    |
| 8 a、8 b                     | コネクタ      |    |
| 10、100、100A、110、200、200A    | 撮像ユニット    |    |
| 20、120                      | 半導体パッケージ  |    |
| 21、31、33、41、42              | 接続電極      |    |
| 22                          | バンブ       |    |
| 23                          | 封止樹脂      |    |
| 30、130、230、230A             | 回路基板      |    |
| 32、32A-1、32A-2、32A-3        | ビア        |    |
| 35                          | 実装ランド     | 30 |
| 36                          | 凹部        |    |
| 38、38A                      | 投影領域      |    |
| 40、140、141、240、240A         | 異形回路基板    |    |
| 43、43A、43B、243              | 凹部        |    |
| 44、45                       | 溝部        |    |
| 46                          | グランドパターン  |    |
| 51、52、53、54、55、56、57、58、160 | 電子部品      |    |
| 60                          | ケーブル      |    |
| 61                          | 導体        |    |
| 62                          | 外皮        | 40 |

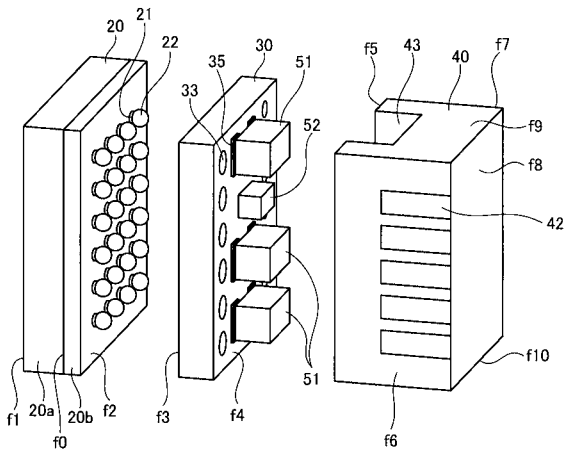
【 図 1 】



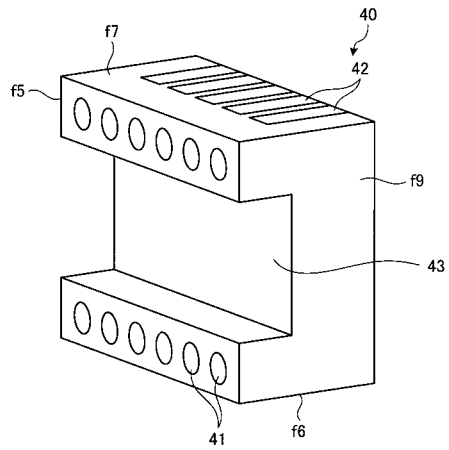
【 図 2 】



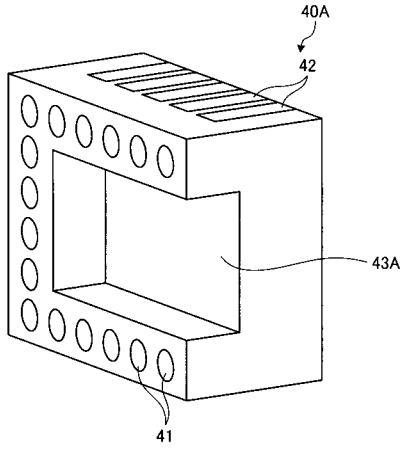
【 図 3 】



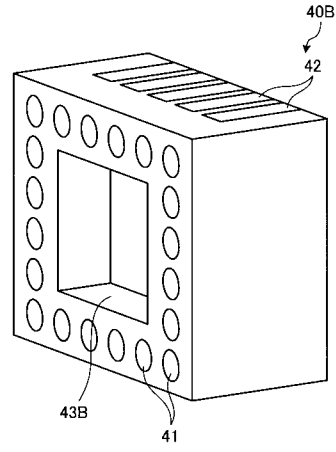
【 図 4 】



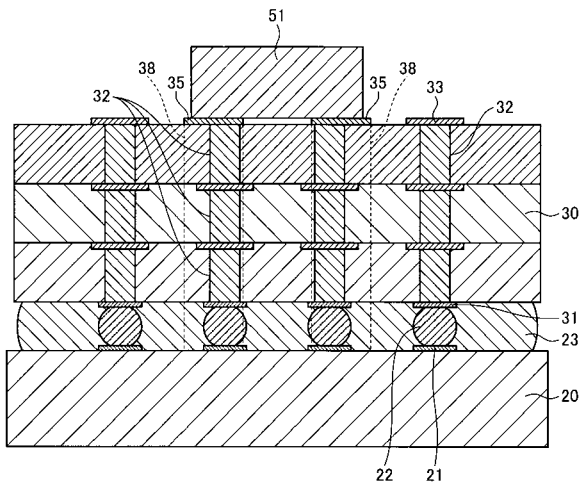
【 図 5 】



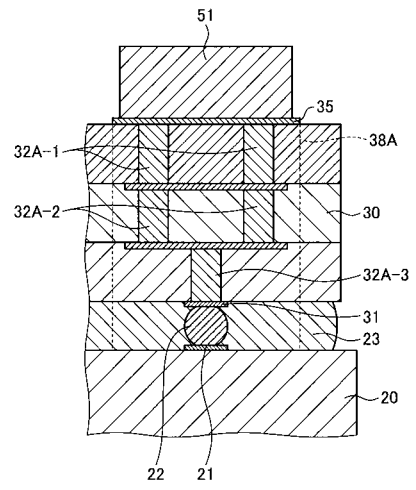
【 図 6 】



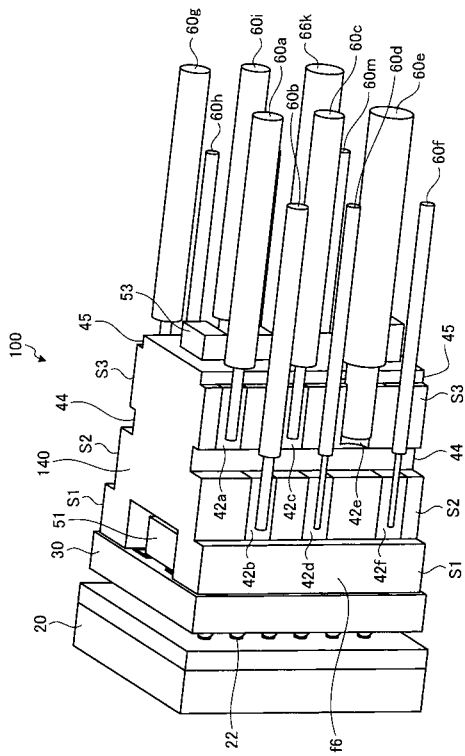
【 図 7 】



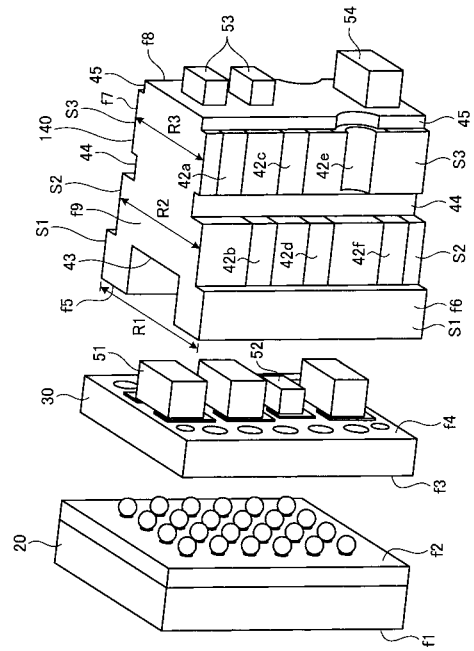
【 図 8 】



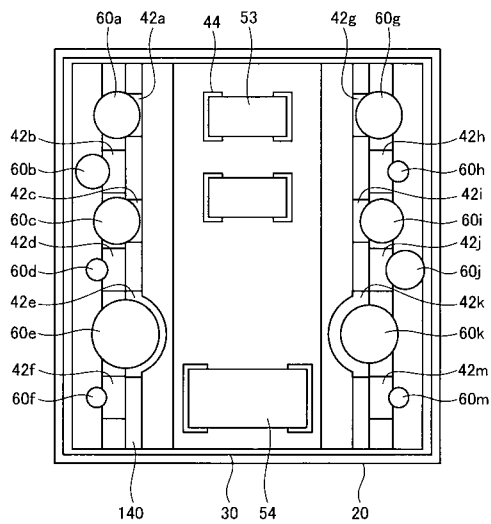
【 図 9 】



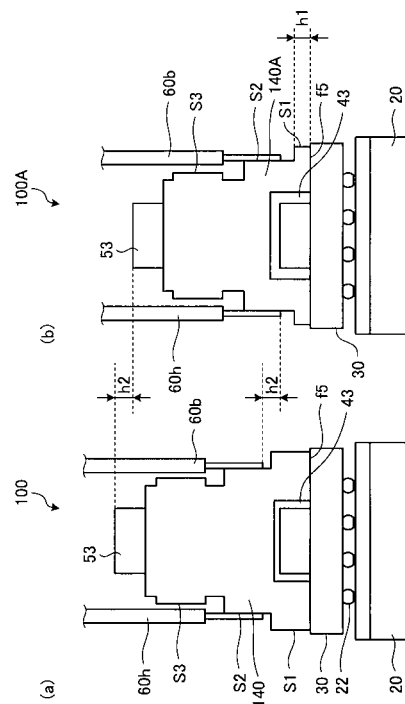
【 図 10 】



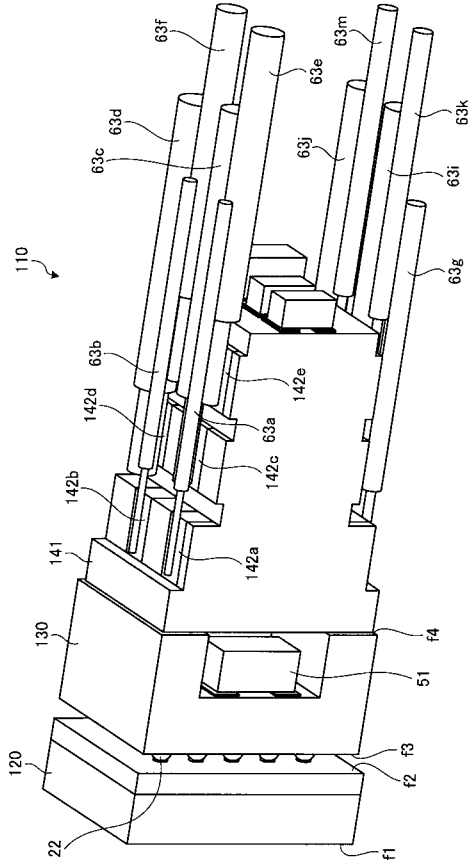
【 図 11 】



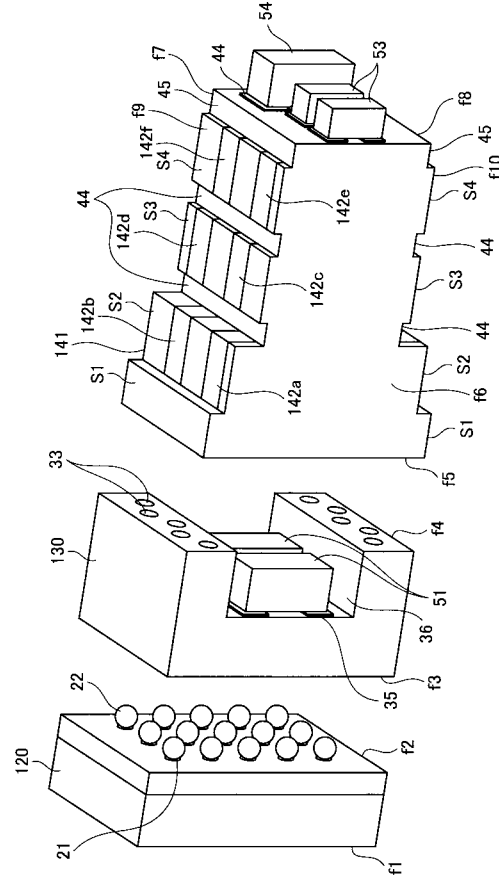
【 図 12 】



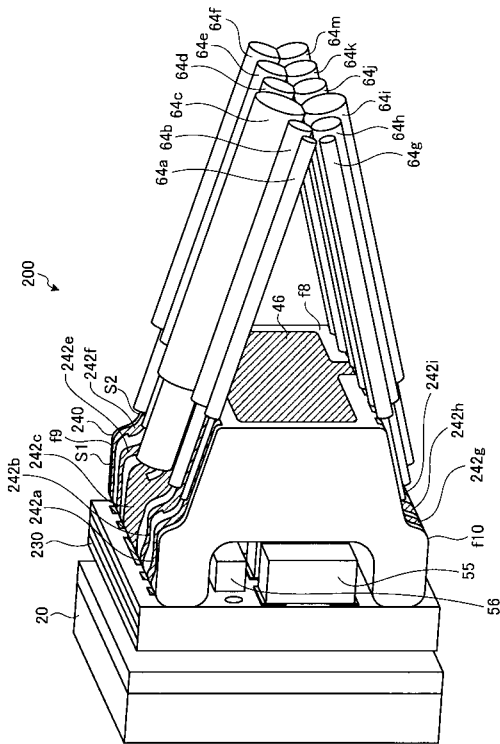
【 図 1 3 】



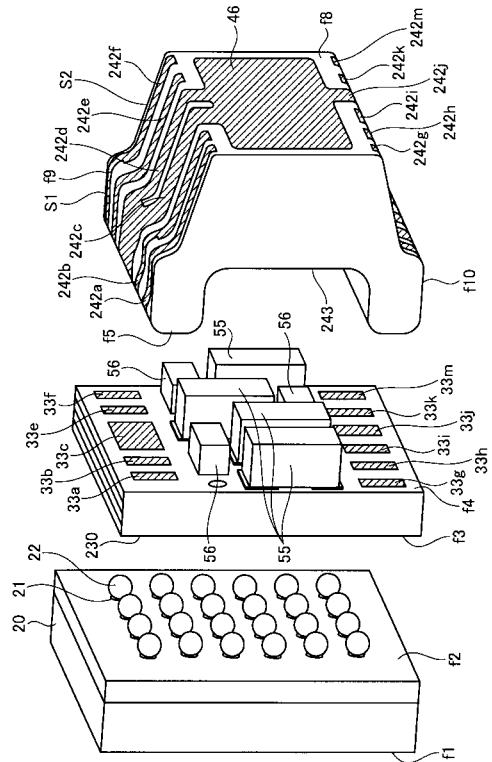
【 図 1 4 】



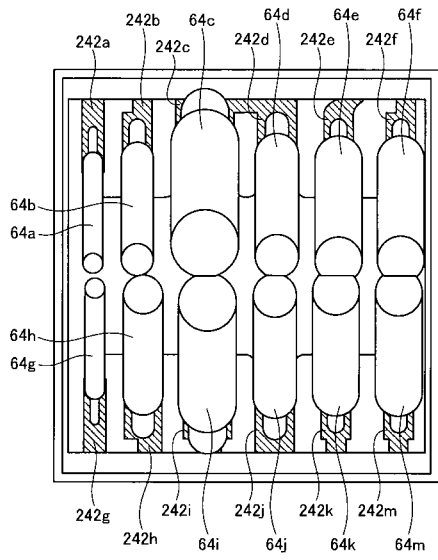
【 図 1 5 】



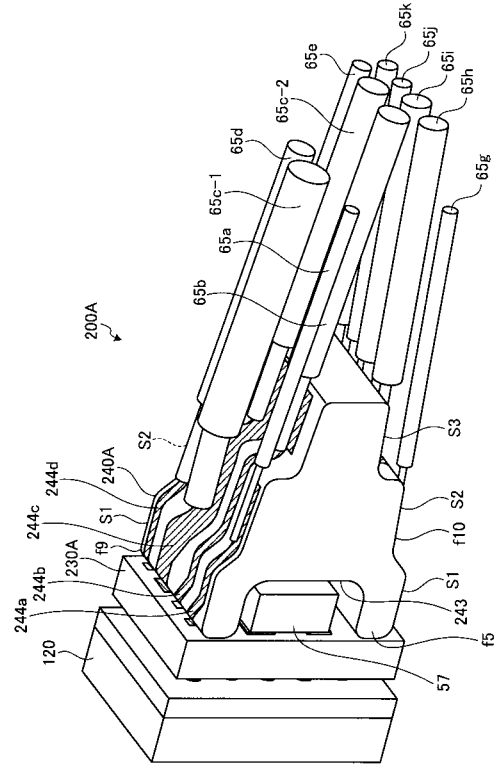
【 図 1 6 】



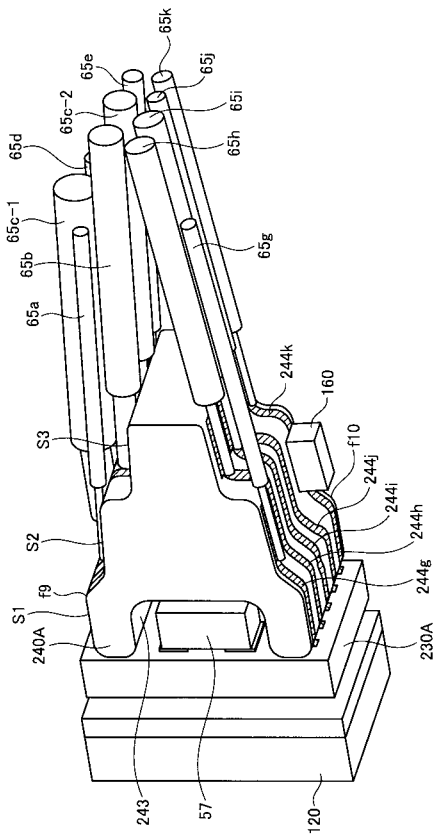
【 図 17 】



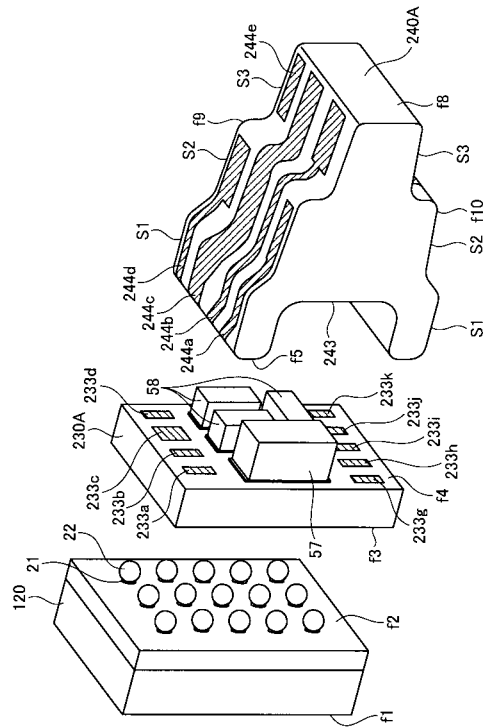
【 図 18 】



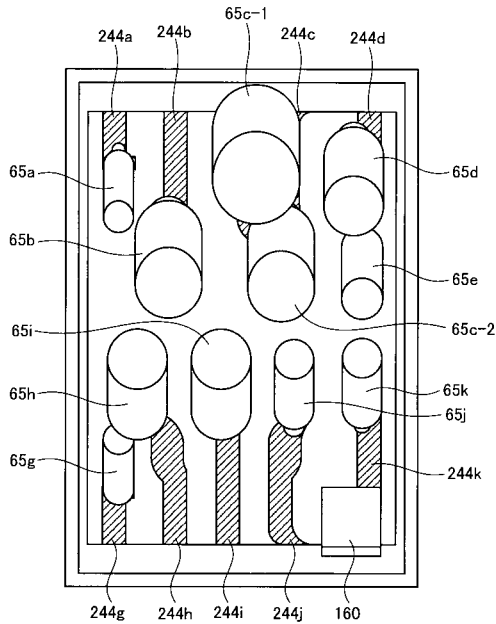
【 図 19 】



【 図 20 】



【図 2 1】



## 【手続補正書】

【提出日】平成28年5月18日(2016.5.18)

## 【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

撮像素子を有し、裏面に接続電極が形成された半導体パッケージと、  
 表面および裏面に接続電極がそれぞれ形成され、表面側の接続電極が前記半導体パッケージの接続電極と接続される回路基板と、  
 少なくとも第 1 の面、第 2 の面、および第 3 の面に接続電極がそれぞれ形成され、前記第 1 の面の接続電極が前記回路基板の接続電極と接続される異形回路基板と、  
 前記回路基板の裏面に実装される電子部品と、  
 前記異形回路基板の第 2 の面および第 3 の面の接続電極に接続される複数のケーブルと

、  
を備え、

前記電子部品は、前記回路基板の裏面に形成された凹部または前記異形回路基板の第 1 の面に形成された凹部内に收容され、

前記回路基板、前記異形回路基板、及び前記第 2 の面および前記第 3 の面の接続電極にそれぞれ接続された複数の前記ケーブルは、前記半導体パッケージの光軸方向の投影面内に収まることを特徴とする撮像ユニット。

【請求項 2】

前記第 2 の面および前記第 3 の面に形成される接続電極の少なくとも 1 つは、前記ケー

ブルの導体を収容する溝状をなすことを特徴とする請求項 1 に記載の撮像ユニット。

【請求項 3】

前記異形回路基板の第 2 の面および第 3 の面は対向する面であって、前記第 2 の面および前記第 3 の面の各々は、前記撮像素子の光軸方向の基端側で互いに近づく階段状をなし、前記階段部に前記接続電極がそれぞれ形成されることを特徴とする請求項 1 に記載の撮像ユニット。

【請求項 4】

前記接続電極は千鳥格子状に配置され、複数の前記ケーブルのうち外径が大きいケーブルが光軸方向の基端側となる接続電極に接続されることを特徴とする請求項 3 に記載の撮像ユニット。

【請求項 5】

前記第 2 の面および前記第 3 の面には、前記接続電極の光軸方向の前後方向に溝部が形成されることを特徴とする請求項 3 に記載の撮像ユニット。

【請求項 6】

前記異形回路基板の第 2 の面および第 3 の面は対向する面であって、前記第 2 の面および前記第 3 の面の各々が、前記撮像素子の光軸方向の基端側で近接するような勾配を有することを特徴とする請求項 1 に記載の撮像ユニット。

【請求項 7】

前記第 2 の面および前記第 3 の面には段差部が設けられ、前記段差部に前記接続電極がそれぞれ配置されることを特徴とする請求項 6 に記載の撮像ユニット。

【請求項 8】

前記電子部品は、前記異形回路基板の第 1 の面に形成された凹部内に収容され、前記第 2 の面および前記第 3 の面の接続電極の一部は、光軸方向において前記凹部と重複する位置に形成されることを特徴とする請求項 1 に記載の撮像ユニット。

【請求項 9】

前記電子部品は、前記回路基板の裏面に形成された凹部内に実装され、前記回路基板の裏面の凹部を除く面に前記接続電極が形成されることを特徴とする請求項 1 に記載の撮像ユニット。

【請求項 10】

前記電子部品を実装する実装ランドの光軸方向の投影領域内に、前記半導体パッケージの接続電極の少なくとも一部および前記回路基板の表面の接続電極と裏面の実装ランドとを接続するビアが配置されることを特徴とする請求項 1 に記載の撮像ユニット。

【請求項 11】

撮像素子を有し、裏面に接続電極が形成された半導体パッケージと、  
表面および裏面に接続電極がそれぞれ形成され、表面側の接続電極が前記半導体パッケージの接続電極と接続される回路基板と、  
少なくとも第 1 の面、第 2 の面、および第 3 の面に接続電極がそれぞれ形成され、前記第 1 の面の接続電極が前記回路基板の接続電極と接続されるとともに、前記第 2 の面および前記第 3 の面の接続電極には複数のケーブルが接続される異形回路基板と、  
前記回路基板の裏面に実装される電子部品と、  
を備え、  
前記電子部品は、前記回路基板の裏面に形成された凹部または前記異形回路基板の第 1 の面に形成された凹部内に収容され、  
前記回路基板および前記異形回路基板は、前記半導体パッケージの光軸方向の投影面内に収まることを特徴とする撮像モジュール。

【請求項 12】

請求項 1 に記載の撮像ユニットが先端に設けられた挿入部を備えたことを特徴とする内視鏡システム。

## 【 国際調査報告 】

<b>INTERNATIONAL SEARCH REPORT</b>		International application No. PCT/JP2015/080964
<b>A. CLASSIFICATION OF SUBJECT MATTER</b> A61B1/04(2006.01)i, G02B23/26(2006.01)i  According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) A61B1/04, G02B23/26  Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2016 Kokai Jitsuyo Shinan Koho 1971-2016 Toroku Jitsuyo Shinan Koho 1994-2016  Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-174431 A (Karl Storz GmbH & Co. KG.), 29 June 2006 (29.06.2006), entire text; all drawings & US 2006/0109368 A1 entire text; all drawings & EP 1659780 A1 & DE 102004056946 A	1-12
A	JP 2007-318078 A (Olympus Corp.), 06 December 2007 (06.12.2007), entire text; all drawings & US 2007/0279890 A1 entire text; all drawings	1-12
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 26 January 2016 (26.01.16)		Date of mailing of the international search report 09 February 2016 (09.02.16)
Name and mailing address of the ISA/ Japan Patent Office 3-4-3, Kasumigaseki, Chiyoda-ku, Tokyo 100-8915, Japan		Authorized officer  Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2015/080964

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-177295 A (Olympus Corp.), 31 July 2008 (31.07.2008), entire text; all drawings & US 2008/0170376 A1 entire text; all drawings	1-12
A	JP 2011-200402 A (Fujifilm Corp.), 13 October 2011 (13.10.2011), entire text; all drawings (Family: none)	1-12
A	JP 2012-186301 A (Olympus Corp.), 27 September 2012 (27.09.2012), entire text; all drawings & US 2014/0003018 A1 entire text; all drawings & WO 2012/120742 A1 & EP 2683225 A1	1-12
A	JP 2014-110847 A (Olympus Corp.), 19 June 2014 (19.06.2014), entire text; all drawings (Family: none)	1-12
A	JP 2006-223624 A (Pentax Corp.), 31 August 2006 (31.08.2006), entire text; all drawings (Family: none)	1-12

国際調査報告		国際出願番号 PCT/J P 2 0 1 5 / 0 8 0 9 6 4	
A. 発明の属する分野の分類 (国際特許分類 (IPC)) Int.Cl. A61B1/04(2006.01)i, G02B23/26(2006.01)i			
B. 調査を行った分野 調査を行った最小限資料 (国際特許分類 (IPC)) Int.Cl. A61B1/04, G02B23/26			
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2016年 日本国実用新案登録公報 1996-2016年 日本国登録実用新案公報 1994-2016年			
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)			
C. 関連すると認められる文献			
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号	
A	JP 2006-174431 A (カール シュトルツ ゲゼルシャフト ミット ベシュレンクテル ハフツング ウント コンパニー コマンディ ートゲゼルシャフト) 2006.06.29, 全文、全図 & US 2006/0109368 A1, 全文、全図 & EP 1659780 A1 & DE 102004056946 A	1-12	
A	JP 2007-318078 A (オリンパス株式会社) 2007.12.06, 全文、全図 & US 2007/0279890 A1, 全文、全図	1-12	
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。			
* 引用文献のカテゴリー		の日の後に公表された文献	
「A」特に関連のある文献ではなく、一般的技術水準を示すもの		「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの	
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの		「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの	
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)		「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの	
「O」口頭による開示、使用、展示等に言及する文献		「&」同一パテントファミリー文献	
「P」国際出願日前で、かつ優先権の主張の基礎となる出願			
国際調査を完了した日 26.01.2016		国際調査報告の発送日 09.02.2016	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号		特許庁審査官 (権限のある職員) 松谷 洋平	2Q 3410
		電話番号 03-3581-1101 内線 3292	

国際調査報告		国際出願番号 PCT/J P 2 0 1 5 / 0 8 0 9 6 4
C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-177295 A (オリンパス株式会社) 2008.07.31, 全文、全図 & US 2008/0170376 A1, 全文、全図	1-12
A	JP 2011-200402 A (富士フイルム株式会社) 2011.10.13, 全文、全図 (ファミリーなし)	1-12
A	JP 2012-186301 A (オリンパス株式会社) 2012.09.27, 全文、全図 & US 2014/0003018 A1, 全文、全図 & WO 2012/120742 A1 & EP 2683225 A1	1-12
A	JP 2014-110847 A (オリンパス株式会社) 2014.06.19, 全文、全図 (ファミリーなし)	1-12
A	JP 2006-223624 A (ペンタックス株式会社) 2006.08.31, 全文、全図 (ファミリーなし)	1-12

## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

Fターム(参考) 5C122 DA26 EA01 EA54 FC06 GE05 GE07 GE11 GE17 GE18

(注)この公表は、国際事務局(WIPO)により国際公開された公報を基に作成したものである。なおこの公表に係る日本語特許出願(日本語実用新案登録出願)の国際公開の効果は、特許法第184条の10第1項(実用新案法第48条の13第2項)により生ずるものであり、本掲載とは関係ありません。

专利名称(译)	成像单元，成像模块和内窥镜系统		
公开(公告)号	<a href="#">JPWO2016092986A1</a>	公开(公告)日	2017-04-27
申请号	JP2016532144	申请日	2015-11-02
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	本原寬幸 草野康弘		
发明人	本原 寬幸 草野 康弘		
IPC分类号	A61B1/04 G02B23/24 G02B23/26 H04N5/225		
CPC分类号	A61B1/04 A61B1/00114 A61B1/00124 A61B1/00165 A61B1/0051 A61B1/05 A61B1/051 A61B1/0669 A61B1/07 A61B1/12 A61B1/127 G02B23/2484 H04N5/2257 H04N2005/2255 H05K1/144		
FI分类号	A61B1/04.372 G02B23/24.B G02B23/26.C H04N5/225.D H04N5/225.C		
F-TERM分类号	2H040/DA12 2H040/GA03 4C161/BB02 4C161/CC06 4C161/DD03 4C161/JJ06 4C161/LL02 4C161/NN01 4C161/NN03 4C161/SS01 4C161/UU03 5C122/DA26 5C122/EA01 5C122/EA54 5C122/FC06 5C122/GE05 5C122/GE07 5C122/GE11 5C122/GE17 5C122/GE18		
优先权	2014248300 2014-12-08 JP		
其他公开文献	JP6013657B1		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

(ZH) 提供了一种成像单元，成像模块和内窥镜系统，其能够在减小插入部分的尖端直径的同时获得高质量的图像。本发明中的图像拾取单元10具有图像拾取元件，其中形成有连接电极21的半导体封装20，在f3表面以及至少f5表面，f6表面和f7表面连接至半导体封装20的电路板30。在表面上形成有连接电极并在f5表面上与电路板30连接的奇形电路板40，安装在电路板30的f4表面上的电子元件51和52以及奇形电路板40的f6表面和f7表面上。连接至表面上的连接电极，电子部件51、52的多条电缆60容纳在形成于变形电路板40的f5表面上的凹部43，以及电路板30，变形电路板40中。并且，多个电缆60沿光轴方向容纳在半导体封装20的投影平面内。

